# This Page Is Inserted by IFW Operations and is not a part of the Official Record

# **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

# IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problems Mailbox.

### **EUROPEAN PATENT OFFICE**

## Patent Abstracts of Japan

PUBLICATION NUMBER

07078815

**PUBLICATION DATE** 

20-03-95

**APPLICATION DATE** 

30-06-93

APPLICATION NUMBER

05160826

APPLICANT: KAWASAKI STEEL CORP;

INVENTOR: MIYAMOTO IKUO;

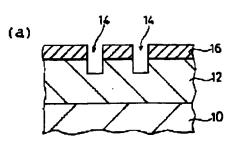
INT.CL.

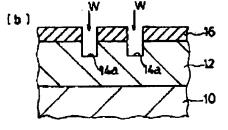
: H01L 21/3205 H01L 21/28 H01L 21/285

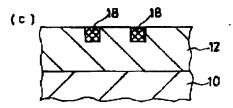
TITLE

SEMICONDUCTOR DEVICE AND ITS

**MANUFACTURE** 







ABSTRACT :

PURPOSE: To provide a semiconductor device and its manufacturing method wherein the coverage of a step-difference in a fine device is sufficiently ensured, the wiring formation process can be simplified, and low resistance wiring of high reliability is formed.

CONSTITUTION: By an ion implantion method, W ions are implanted in the bottom part 14a of a wiring trench 14. This ion implantation is performed by using resist 16 as a mask which resist has been stuck at the time of forming the wiring trench 14. As the result, a layer containing W is formed in the bottom part 14a of the wiring trench 14.

COPYRIGHT: (C)1995,JPO

# (19)日本国特許庁 (JP) (12) 公開特許公報 (A)

#### (11)特許出願公開番号

## 特開平7-78815

(43)公開日 平成7年(1995)3月20日

技術表示箇所

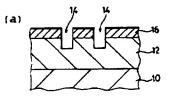
(51) Int.Cl.*	識別記号 庁内整理番号	FI	技術表示箇所
H to 1 L 21/3205			
21/28	3 0 1 R 7376-1M		
21/285	C 7376 – 4M		
		審査請求 未満	求 請求項の数2 OL (全 4 頁)
(21)出顧番号	特額平5-160626	(71)出職人 00000	
(22) (排解日	平成5年(1993)6月30日	<b>兵庫</b> 号	具神戸市中央区北本町通1丁目1番28
			第千代田区内奉町2丁目2番3号 川
			B、株式会社東京本社内 七 小杉 佳男 (外2名)

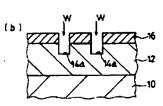
#### (51) 【発明の名称】 半導体装置及びその製造方法

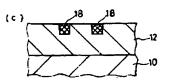
#### (57) 【要約】

【目的】微細デバイスの段差部における被機性を充分確 保し、しかも、配線形成工程の単純化が達成できると共 に低抵抗で信頼性の高い配線を有する半導体装置及びそ の製造方法を提供する。

《構成》イオン注入法により配線溝14の底部14aに Wイオンを打ち込む。このイオン注人は、配線溝14を 形成した時に塗布したレジスト16をそのままマスクに して行う。この結果、配線溝14の底部14aにWを含 んだ層が形成される。







#### 【特許請求の範囲】

【請求項1】 半導体基板に形成された、配線溝及びコ ンタクト孔を有する絶縁膜と、

前記配線溝の底部に形成された、CuもしくはCu合金 を選択成長させるための種金属を含む層と、

前記配線溝及び前記コンタクト孔に形成されたCu系配 線とを備えたことを特徴とする半導体装置。

(請求項2) 半導体基板に絶縁膜を形成する工程と、 該絶縁膜に配線溝及びコンタクト孔を形成する工程と、 前記配線滑の底部に、CuもしくはCu合金を選択成長 10 る。 させるための種金属を含む層を形成する工程と、

前記コンタクト孔及び前記種金属を含む層が形成された 前記配線溝に、CuもしくはCu合金を遺択成長させる ことによりCu配線を形成する工程とを含むことを特徴 とする半導体装置の製造力法。

#### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、CuやCu合金を配線 材料として用いたCu系配線が形成された半導体装置及 びその製造方法に関する。

[0002]

【従来の技術】AIやAI合金は、加工の容易さ、電気 抵抗、及びシリコン基板との接触抵抗等の点から配線材 料として有利であることが知られている。このため、従 来から、半導体装置の配線材料としては、AIやAI合 金が一般的に用いられている。しかし、半導体素子が更 に集積化されてくると、AIやAI合金を配線材料とし て用いたAI系配線の抵抗よりもさらに低抵抗の配線が 要求される。また、AI系配線は配線断面積が小さくな ると、エレクトロマイグレーション、ストレスマイグレ 30 ーションにより断線を生じやすい等の信頼性上の問題が あり、このためこれらマイグレーションに対して耐性の 強い配線が要求される。

【0003】そこで、低抵抗の配線として、Cu系配線 の利用が検討されている。また、このCu系配線はA1 系配線に比べ耐エレクトロマイグレーション性、耐スト レスマイグレーション性に優れており、高い信頼性が期 待される。また、従来から、配線の形成には、PVD法 (物理的気相成長法)の一つであるスパッタリング法や 蒸者法等が用いられている。しかし、デバイスの微細化 40 り、いずれの方法でも配象溝の底部に電子が密な状態を が進むにつれ、コンタクト孔のアスペクト比も増大して おり、PVD法ではこのようなアスペクト比の大きいコ ンタクト孔内を十分な段差被優性をもって成膜すること が困難である。この結果、アスペクト比の大きいコンタ クト孔内あるいは段差部では、断線が発生する可能性が 高い。

【0001】そこで、CVD法を用いたコンタクト孔埋 め込み方法が検討され、導電材料としてタングステンを 用いた、WCVD法によるコンタクト孔埋め込み技術が 一部実用化されてきている。

[0005]

【免明が解決しようとする課題】しかしながら、コンタ クト孔の埋め込みだけをCVD法により形成すること は、プロセスの複雑化・冗長化につながりコストアップ が生じるという問題がある。また、配線抵抗を下げ、か つ、耐エレクトロマイグレーション性、耐ストレスマイ グレーション性に優れた配線を形成するために、Cuや Cu合金を配線材料として用いると、Cu系配線は加工 が困難であるため、実用化の障壁となるという問題があ

【0006】本発明は、上記事情に鑑み、微細デバイス の段差部における被模性を充分確保し、しかも、配線形 成工程の単純化が達成できると共に低抵抗で信頼性の高 い配線を有する半導体装置及びその製造方法を提供する ことを目的とする。

[0007]

【課題を解決するための手段】上記目的を達成するため の本発明の半連体装置は、

- (1) 半導体基板に形成された、配線滑及びコンタクト 20 刃を有する絶縁離
  - (2) 配線溝の底部に形成された、CuもしくはCu合 金を選択成長させるための種金属を含む層
  - (3) 配線溝及びコンタクト孔に形成されたCu系配線 を備えたことを特徴とするものである。
  - 【0008】また、本発明の半導体装置の製造方法は、
  - (4)半導体基板に絶縁襲を形成する工程
  - (5) 絶縁膜に配線溝及びコンタクト孔を形成する工程
  - (6) 配線溝の底部に、CuもしくはCu合金を選択成 長させるための種金属を含む層を形成する工程
- (7) コンタクト孔及び箱金属を含む層が形成された前 記配線溝に、CuもしくはCu合金を選択成長させるこ とによりCu系配線を形成する工程を含むことを特徴と するものである。

【0009】ここで、上記の種金属として、W、Mo、 Cu、Al等の遷移金属や金属性の強い典型元素を用い ることが好ましい。また、配額溝の底部に種金属を含む 層を形成する方法としては、イオン注入法により上配種 金属を打ち込む方法、WF。等のガスを利用した表面処 理法、またはウェット処理による表面処理法などがあ

つくることにより種金属を含む層とすることができる。 [0010]

【作用】本発明の半導体装置ではCu系配線にしたた め、AI系配線に比べ低低抗でしかも耐エレクトロマイ グレーション性、耐ストレスマイグレーション性に優れ る。また、配線を囲む絶縁膜が、配線上部を除いて配線 形成前に形成されているため、配線後に絶縁膜を形成す る方法に比べ絶縁膜から受ける応力が小さくなり、半導 体装置の信頼性を向上させることができる。

50 【0011】また、本発明の半導体装置の製造方法によ

さば、コンタクト孔と配線書にCuやCu合金を選択成長させてCu系配線を形成するため、段差被種性のよい配線が形成でき、段差部における局所的な電流密度の上昇などによる配線信頼性の低下を防止できる。また、予め配線溝を形成し、この配線溝の底部に、CuやCu合金の成長核になる種金属を含む層を形成することにより、配線溝にCuやCu合金を選択成長させてCu系配線を形成する。このため、Cuの困難な配線加工を行う必要がなく、ばらつきが小さい安定な線幅を有する配線を形成することができる。

(0012)

【実施例】以下、図面を参照して本発明の半導体装置及びその製造方法の一実施例を説明する。図1は、半導体装置の製造方法を示す部分断面図である。先ず、図1(a)に示されるように、周知の方法で半導体基板10上に絶縁腰とするS10、膜12を形成し、コンタクトれ(図示せず)を形成する。その後、周知の写真食到法により配線溝14を形成する。この配線溝の深さは、設計による配線厚と同等にし、3000~6000 A程度の深さとする。

【0013】次に、図1(5)に示されるように、イオ ン注人法により配線溝14の底部14aにW(タングス テン) イオンを打ち込む。このイオン注入は、配線溝1 4を形成した時に僅布したレジスト16をそのままマス クとして行う。この結果、配線費14の底部14aにW を含んだ層が形成される。次に、半導体基板10を、反 応炉内温度が200~350℃のCVD装置(図示せ ず)に挿入し、このCVD装置内に、原料ガスとしてC g (H: a) 2-ヘキサフロルアセチルアセトネイト網 及びH: ガスを導入、20~80mmTorrにし、2 ~4分間の処理を行う。これにより、図1(c)に示さ れるように、3000~6000A程度のCu層18が 配線滑14に選択的に形成される。この工程では、図1 (b) に示される工程において配線溝14の底部14a に打ち込まれたWがCuの成長核として働くため、配線 滑14にCuが選択的に成長する。また、コンタクト孔 (図示せず) の底部は、Cu配線か半導体等板10が露 出しているため、Wを往入しなくても、Cuが選択的に 成長する。

【0.0.1.4】以上の工程後、絶縁膜を形成し、さらに図1に示される工程を繰り返すことにより、多層配線構造を有する半導体装置を形成することができる。上記の方法で製造された半導体装置は、従来のA1系配線の半導体装置に比べ配線抵抗を3.0~4.0%ドげることができる。例えば純A1で配線を形成した場合の抵抗 $3.3~\mu$ 0cmに対し、純C1で配線を形成すると抵抗 $2.6~\mu$ 0cmとなる。さらに、配線幅 $0.8~\mu$ m、配線厚み $0.6~\mu$ m、電流密度 $5\times10^{\circ}$ A/cm²の条件で寿命試験をすると、A1合金(A1-0.5wt%Cu)で形成されたA1配線に比べ数1.0倍~1.00倍配線寿命が向上する。また、網の加工工程を伴わないため、ばらつきの小さい均一な配線幅を得ることができる。

【0015】本実施例では、図1(b)に示す工程で、 鋼の成長核として、Wを用いたが、Mo、Cu、Al等 の遷移金属及び金属性の強い典型元素を用いてもよい。 また、イオン注入により金属を打ち込んだが、イオン注 入法のみならずWF。等のガスを利用した表面処理法、 ウェット処理による表面処理等により表面状態を変える ことによる方法を用いてもよい。

[0016]

【発明の効果】以上説明したように本発明によれば、配線講の底部に積金属を含む層を形成することにより、コンタクト孔だけではなく配線全部を、CuもしくはCu合金を選択成長させて形成したため、Cuの配線加工の問題を排除し高信頼性の低抵抗Cu系配線を得ることができ、しかも微観デバイスの段差部における被履性を充分確保できる。

【図面の簡単な説明】

7 【201】本発明の一実施例の半導体装置の製造方法を示す部分断面図である。

【符号の説明】

10 半導体基板

12 SIO.

14 配線溝

14a 底部

16 レジスト

18 Cu曆

(4)

特闘半7-78815

[[X]]

